

Communiqué avec photo -- Tabula introduit l'architecture logique programmable révolutionnaire Spacetime(TM)

L'architecture 3D donnera lieu à une nouvelle catégorie de dispositifs logiques programmables dotés d'une capacité et d'un prix inégalés

SANTA CLARA, Californie, 2 mars 2010 (GLOBE NEWSWIRE) -- Tabula, Inc., société privée de semi-conducteurs sans usine développant des dispositifs logiques programmables 3D (3PLD), a présenté aujourd'hui Spacetime, une architecture logique programmable révolutionnaire, qui utilise le temps comme troisième dimension pour fournir une capacité et un prix inégalés. Tabula réalise cette percée en combinant le matériel Spacetime, qui reconfigure dynamiquement la logique et la mémoire et s'interconnecte à des vitesses de plusieurs GHz, avec le compilateur Spacetime, qui gère cette reconfiguration ultra rapide de manière transparente. Tabula exploitera Spacetime pour fournir des dispositifs 3D qui présentent d'importants avantages de densité et s'interconnectent à des vitesses considérablement plus élevées que les FPGA qui utilisent les architectures 2D. De plus, Tabula apportera ces avantages tout en conservant une méthodologie de conception traditionnelle. Par conséquent, Spacetime donnera lieu à une nouvelle catégorie de dispositifs programmables, qui combinent la capacité d'un ASIC avec la facilité d'utilisation d'un FPGA à des tarifs adéquats pour une production en grande série.

« L'élément clé de Spacetime et la source de ses nombreux avantages est la résolution du problème d'interconnexion inhérent aux FPGA », a déclaré Steve Teig, président et directeur de la technologie de Tabula. « Presque 90 % du cœur des FPGA est consacré à la mise en œuvre et au contrôle de l'interconnexion. Augmentant la taille des puces et le coût des produits, les connexions longues limitent aussi les performances et rendent plus difficile la satisfaction des conditions de temps (*timing closure*). Si vous voulez faire une percée en termes de capacité et de prix de dispositifs programmables, vous devez augmenter l'efficacité de l'interconnexion, et c'est ce que fait Spacetime ».

Tabula a été fondée par le pionnier de l'EDA Steve Teig et est dirigée par Dennis Segers, ancien directeur général de Matrix Semiconductor et ancien vice-président directeur et membre du Conseil d'administration de Xilinx. Avec le soutien de sociétés de capital-risque de premier plan, notamment Greylock Partners, Benchmark Capital, New Enterprise Associates, Crosslink Capital, Balderton Capital, DAG Ventures et Integral Capital, Tabula détient 80 brevets relatifs à l'architecture Spacetime et plus de 70 autres demandes sont en attente. Tabula développe actuellement une famille de dispositifs 3PLD polyvalents basés sur l'architecture Spacetime. Tabula ciblera initialement le marché de la logique programmable, mais proposera aussi les avantages de programmation de son architecture sur les marchés pour lesquels les prix des FPGA sont prohibitifs.

« La technologie Spacetime de Tabula est une vraie innovation, pas un battage publicitaire », a déclaré Tom R. Halfhill, analyste principal de Microprocessor Report d'In-Stat. « En reconfigurant rapidement leur structure logique programmable – jusqu'à 1,6 milliard de fois par seconde – les puces de Tabula peuvent réutiliser encore et encore les mêmes portes et circuits logiques à des fins différentes. Pour les développeurs, la structure apparaît beaucoup plus grande qu'elle ne l'est en réalité, sans avoir à payer

de la puissance et du silicium supplémentaires. La majeure innovation est peut être le fait que les outils de développement de Tabula cachent les détails de la reconfiguration rapide aux développeurs et utilisateurs. Les 3PLD de Tabula ont seulement une puce, mais ils émulent un PLD 3D qui empile de multiples puces dans une seul boîtier ».

« Le marché de la logique programmable est l'un des segments les plus rentables du secteur des semi-conducteurs », a déclaré Dennis Segers, directeur général de Tabula. « Il fut également l'un de ceux à avoir enregistré la plus forte croissance, stimulée par les progrès rapides de la capacité des FPGA liés à la loi de Moore. Depuis 2000, cependant, les leaders du marché n'ont réalisé que des améliorations incrémentielles dans les architectures et les circuits FPGA, au détriment des clients de la logique programmable et de la croissance de ce segment. Avec l'architecture Spacetime, Tabula apportera une valeur inégalée dans le domaine de la logique programmable, rétablissant l'innovation et accélérant la croissance de ce marché antérieurement dynamique. »

Présentation de l'architecture Spacetime

Un dispositif Spacetime se reconfigure instantanément à des vitesses de plusieurs GHz, exécutant chaque partie d'une conception dans une séquence d'étapes définie automatiquement. Bien que fabriqué en utilisant un processus CMOS standard, Spacetime utilise cette reconfiguration ultra rapide pour utiliser le temps comme troisième dimension (Figure 1) ; le dispositif 3D résultant est doté de multiples couches ou plis pouvant héberger les calculs et la transmission du signal. Chaque pli exécute une partie de la fonction souhaitée et stocke le résultat sur place. Lorsqu'un pli est reconfiguré partiellement ou intégralement, il utilise les données stockées localement pour réaliser la partie suivante de la fonction. En se reconfigurant rapidement pour exécuter différentes parties de chaque fonction, un dispositif Spacetime 3D peut mettre en œuvre une conception complexe en utilisant seulement une petite fraction des ressources requises par un FPGA, qui est par nature à deux dimensions. Un concepteur peut obtenir tous les avantages d'une architecture 3D avec une méthodologie familière en utilisant le compilateur Spacetime, qui établit automatiquement la correspondance entre la conception RTL standard et Spacetime.

Les dispositifs Spacetime fourniront des capacités de logique, mémoire et traitement du signal beaucoup plus élevées que les FPGA, et grâce à leur densité beaucoup plus élevée, ils conviennent parfaitement à une production en grande série. En fait, par rapport à des FPGA de 40 nm, un dispositif Spacetime de 40 nm fournira :

- * une densité de logique 2,5 fois supérieure,
- * une densité de mémoire 2 fois supérieure,
- * des ports mémoire 2,9 fois supérieurs, et
- * une performance DSP 3,7 fois supérieure.

Une photo accompagnant ce communiqué est disponible sur <http://www.globenewswire.com/newsroom/prs/?pkgid=7138>

Le logo de Spacetime est disponible sur <http://www.globenewswire.com/newsroom/prs/?pkgid=7136>

À propos de Tabula

Tabula est une société privée de semi-conducteurs sans usine développant des dispositifs logiques programmables 3D (3PLD) basés sur Spacetime, l'architecture brevetée de Tabula. Spacetime utilise le temps comme troisième dimension pour augmenter la densité de la logique, la capacité de la mémoire et la performance du traitement du signal, tout en conservant une méthodologie de conception traditionnelle. Basée à Santa Clara, en Californie, Tabula compte plus de 100 employés et a réuni une équipe dirigeante composée de personnes expérimentées et d'entrepreneurs prospères du secteur. Tabula est soutenue par des investisseurs de premier rang en visant à long terme vers un leadership commercial durable. Pour de plus amples renseignements, veuillez consulter le site Internet de Tabula : www.tabula.com.

Le logo de Tabula Inc. est disponible sur <http://www.globenewswire.com/newsroom/prs/?pkgid=7135>

La photo est aussi disponible sur Newscom, www.newscom.com, et par le biais d'AP PhotoExpress.